メニーコアCPU、GPUの最適なリソース割り当てに関する研究

代表:河合 直聡^{†1}、副代表:塙 敏博^{†2}

参加者:伊田明弘^{†3}、星野哲也^{†1}、大島聡^{†4}、三木洋平^{†2}

†1:名古屋大学情報基盤センター

†2:東京大学情報基盤センター

†3:海洋研究開発機構付加価値情報創生部門

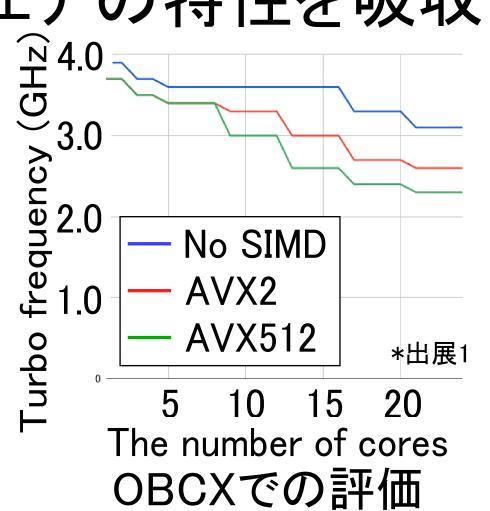
†4:九州大学情報基盤研究開発センター

背景および研究目的

ハードウェア、ソフトウェアの両方の要因によって、効率的なシステムの利用が困難となっている。 →ソフトウェア、ハードウェアの特性を吸収し、計算時間、消費電力の両方の観点から

ハードウェア

- メニーコア化
- ・単一コアの高性能化 (SIMD幅の増加など) にともなう消費電力の増加
- →使用コア数、コアの演算負荷 に依存した動作クロックの変化



CPU、GPUリソースの最適な割り当てを実現する。 ソフトウェア

- ・並列化時の均一な 負荷分散が困難
- ・演算量を均一化しても 演算時間が不均一 (キャッシュヒット率など)

H-matirxの分散並列化一例

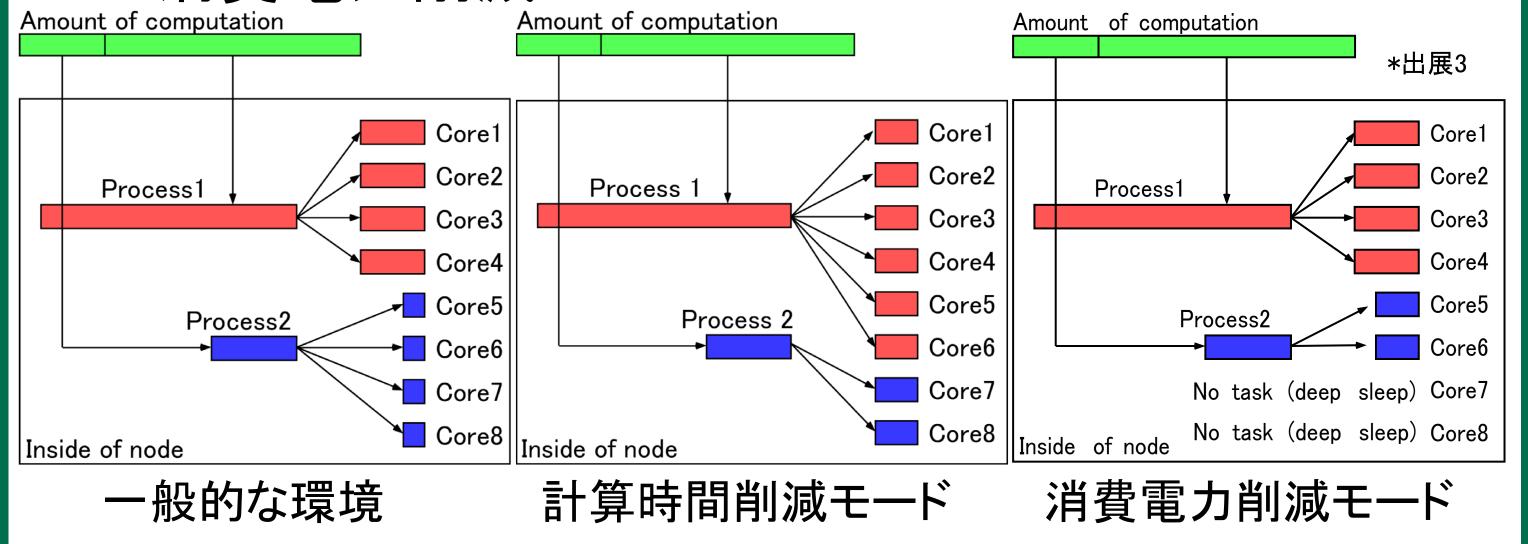
研究方法

Dynamic Core Binding (DCB)およびUT-Helperの併用 により、研究目的を達成する。

Dynamic Core Binding (DCB)

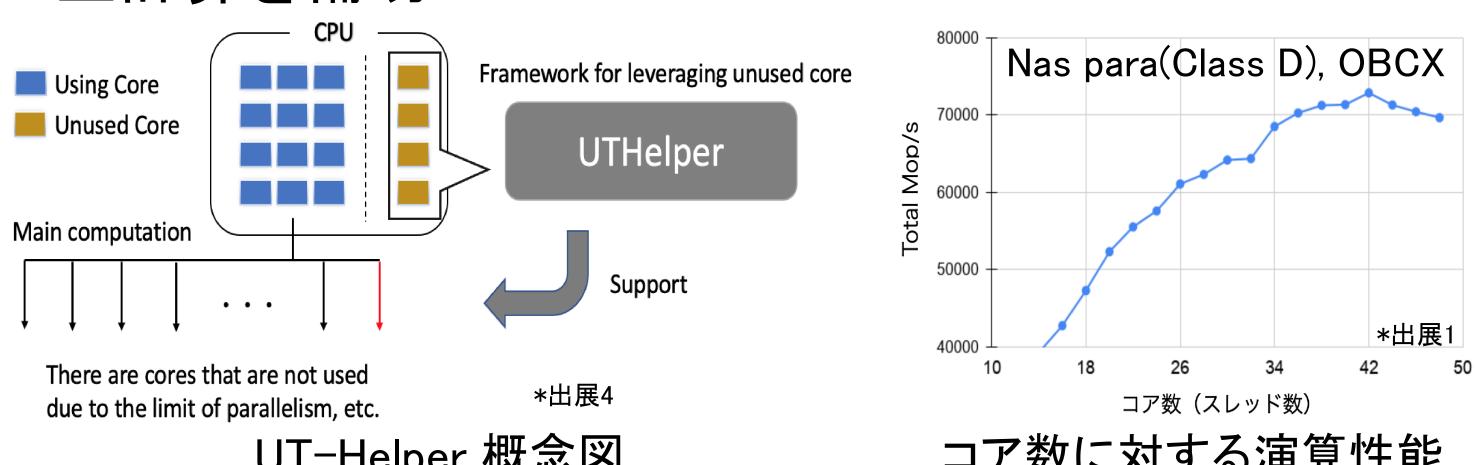
- MPI+OpenMPで並列化されたアプリケーションを 対象に、プロセス毎に割り付けコア数を変更して、 プロセス間の負荷の不均衡をコアレベルで吸収
- ・全コアを使用して、プロセス間の負荷を均一化 →計算時間短縮
- 最も演算量が多いプロセスに合わせて、 それ以外のプロセスに割り当てるコア数を削減

→消費電力削減



UT-Helper

- ・全コアを使用せずに、一部のコアを余らせることで、 性能向上が期待できる場合多数
- •アプリケーションの性能が最大化するように使用する コア数を選択した上で、余った(余剰)コアに別の タスク(File I/OやMPI通信など)を割り当て、 主計算を補助



UT-Helper 概念図

コア数に対する演算性能

DCB、UT-Helperともに、最適化対象はノード内に限定 されるため、ノード間の最適化に関しては、プロセスの 再配置を検討

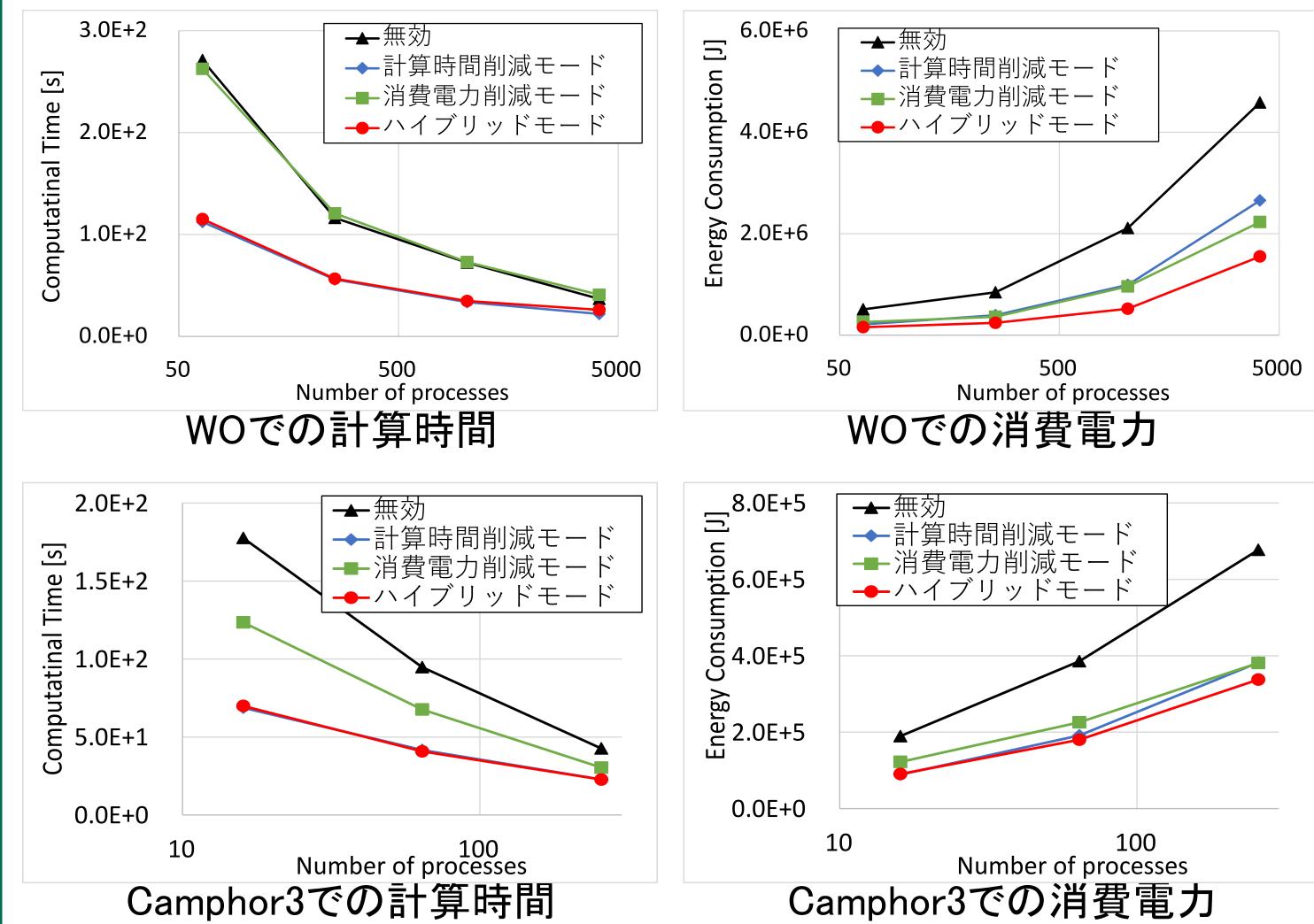
→大規模な組み合わせ最適化問題に落とし込まれる ため、Simulated Annealingの使用も検討

昨年度の成果

計算時間と消費電力を同時に削減するモードを提案

Amount of computation Core1 Core2 Process 1 Core4 Core5 Process 2 Core 7 No task (deep sleep) Core8 Amount of computation Amount of computation Core1 Process 7 No task (deep sleep) Core5 No task (deep sleep) Core8

同一ノード内で計算 時間削減モード、 ノード間で消費電力 削減モードの適用に より(ハイブリッド モード)、計算時間、 消費電力の両方を 同時に削減する。 負荷の大きいプロセ スにはより多くの、 小さいプロセスには より少ないコアを割 り当てる。



DCB・UT-Helperの連携

Helperスレッドの生成にp-threadを使用する方向で 検討中

GPU対応

MPI/OpenMP/OpenACCの同時利用により、プロセス 毎に異なるGPU数の割り当てが可能なことを確認

本年度の計画

- •DCBの様々な環境、アプリケーションでの評価
- コア割り付けの自動チューニング手法の検討
- •DCB、UT−Helperの連携
- •GPU(MIG有効環境)へのDCBの適用
- Simulated Annealingによるノード間負荷分散手法の改良



DCBライブラリはbitbucket上にて公開して **済**おります。

出展1:工藤 純 塙 敏博 "余剰コアの活用に向けた実行中プロファイリング手法の検討", 第177回HPC研究会 2020 出展2: A. Ida, T.Iwashita, T, Mifune and Y. Tahakashi "Parallel hierarchical matrices with adaptive cross approximation

on symmetric multiprocessing clusters." Journal of information processing 22.4 (2014): 642-650. 出展3: M. Kawai, A. Ida, T, Hanawa and K. Nakajima "Dynamic Core Binding for Load Balancing of Applications Parallelized with MPI/OpenMP" Internatinal Conference on Computatinal Science(ICCS2023), 2023

出展4: M. Kawai, A. Ida, T, Hanawa and T. Hoshino "Optimize Efficiency of Utilizing Systems by Dynamic Core Binding" International Conference on High Performance Computing in Asia-Pacific Region Workshops, 2024