

# 高性能かつ高信頼な数値計算手法とその応用

荻田 武史 (東京女子大学)

## 概要

今日の大規模かつ複雑化した情報基盤システムにおける数値計算では、演算速度・演算精度の最適化、メモリ・ネットワークの階層の深化に対応した通信最適化、そして電力・エネルギー効率の最適化に向けた検討が必須である。本研究は、科学技術シミュレーションに現れる大規模行列に対して有効な疎行列ソルバーや階層型行列 (H 行列) 演算等の高速計算に関する研究を推進し、同時にそれらの計算の信頼性及び電力効率を重視しながら、さらに悪条件な実問題に適用可能な実用的な手法の研究開発を実施するものである。

本研究では、疎行列ソルバー、H 行列演算、計算機システムと消費電力測定、精度保証と自動チューニング手法の研究項目を設定し、それぞれの研究成果を横断的に活用する方式で研究を推進する。今年度については、それぞれの研究項目において、ほぼ目標を達成できた。

## 1 共同研究に関する情報

### 1.1 共同研究を実施した拠点名

北海道大学 東京大学 東京工業大学 名古屋大学

### 1.2 共同研究分野

超大規模数値計算系応用分野

### 1.3 参加研究者の役割分担

#### I. 疎行列ソルバー

主担当：岩下・中島・藤田

担当：市村・深谷・星野・河合・八代・荒川・大島・Wellein・Basermann・鈴木・池原・Magro

#### II. H 行列演算

主担当：横田

担当：岩下・伊田・星野・埴・大島・河合・Deshmukh・大友・Spalthoff・Ma・Apri-ansyah

#### III. 計算機システムと消費電力測定

主担当：坂本

担当：埴・近藤・成瀬・堀越・有間

#### IV. 精度保証と自動チューニング手法

主担当：荻田・片桐

担当：横田・近藤・尾崎・田中・今村・椋木・寺尾・Marques・山梨

## 2 研究の目的と意義

JHPCN の様々な計算機システムを主たるターゲットとして、以下を実施する：

- (i) 疎行列ソルバー、H 行列演算等の代表的な数値計算アルゴリズム、各アプリケーション (地震学、大気海洋科学、量子科学、構造力学、流体力学、電磁気学等) について、メモリアクセス最適化及び分散メモリ通信最適化に着目し、安定で高性能な手法を開発、各システムに実装し、変動精度演算について検討して、消費電力を測定する。

(ii) 疎行列ソルバー, H 行列演算に加えて基本線形計算カーネル群 (BLAS・疎行列ベクトル積) を対象として, 計算結果の実用的な精度保証/精度推定法を確立する. (i) の各アルゴリズム, アプリケーションについて所望の結果精度達成という条件下で, 計算時間や消費電力を最小化する最適演算精度を自動チューニング技術により動的に制御する手法を確立する.

計算機システムとしては「富岳 (理研)」, 「Wisteria/BDEC-01 (東大)」, 「不老 (名大)」等に搭載された A64FX を中心に, NVIDIA A100, Intel Xeon Cascade Lake/Ice Lake, AMD Rome 等の CPU・GPU 及びその後継機種を念頭におくが, 変動精度演算手法については, FPGA 等に対する検討も実施する.

本研究は, 最先端のスパコン向けに開発された高性能数値計算アルゴリズムに対して, 変動精度演算を適用し, 精度保証/精度推定及び自動チューニング手法を開発する試みとしては, 国内のみならず国際的にも唯一のものである. 本研究では, 先行研究で得られた知見を基に, 疎行列・H 行列を係数行列とする, さらに悪条件な実問題に適用可能な実用的数値解法, 精度保証/精度推定法, 自動チューニング手法の研究開発を実施するとともに, これらの数値解法に不可欠な基本線形計算カーネル群 (BLAS および疎行列ベクトル積) に関する研究グループを新たにチームに加え, 機械学習等も含めたより広範囲なアプリケーションに対応する. 本研究において開発した手法を様々なアプリケーションへ適用することによって, 科学技術シミュレーションにおける有効性を検証できる. 開発したアルゴリズム, アプリケーションの消費電力の直接測定によって, 各計算の特性と変動精度演算の有効性を消費電力の観点から検討

可能となる. 本研究は, 来たるべきポストムーア時代, さらにそこで重要な役割を果たすことが予想される確率的コンピューティングの発展に貢献するものと期待される.

### 3 当拠点公募型研究として実施した意義

JHPCN は多様な計算機環境を備え, 東大の Wisteria/BDEC-01 (Wisteria), Oakbridge-CX (OBCX), Oakforest-PACS (OFP), 名古屋大の不老等, 幅広い多様な大規模システムを有し, 本研究の目指す高性能・高信頼な数値計算手法の研究には最適である. Wisteria, OBCX では「ノード固定」における設定カスタマイズにより, 個別ノードの消費電力測定が可能である. JHPCN は様々な分野の専門家を擁し, 本研究のような学際的研究を推進する体制を容易に構築でき, 北大, 東大, 東工大, 名大各センターから様々な分野の研究者が参加した. JHPCN 各センターはオープンソースソフトウェア活用に積極的であり, 本研究の成果を公開, 各センターのスパコンにデプロイし, 講習会等の普及活動を協力して行うことによって, 利用者拡大及びソフトウェアのさらなる改良が可能となる.

### 4 今年度の研究成果の詳細

#### I. 疎行列ソルバー

(1) 並列多重格子法は, エクサスケールシステムにおける大規模問題向け数値解法として注目されている. 著者による先行研究では, Sliced Ellpack-Itpack (ELL) に基づく新しい疎行列格納手法によりメモリアクセスの最適化を実現した. SELL-C- $\sigma$  は ELL, Sliced-ELL を SIMD 演算向けに拡張した手法であり, GPU, Intel Xeon Phi 等において高い演算性能を発揮することが示されているが, 主として疎行列ベク

トル積に適用されており，前進後退代入を含むプロセス（ICCG 法）に適用したのは，著者等による先行研究が初めてである．本研究では，SELL- $C$ - $\sigma$  による疎行列格納形式を，先行研究において使用した IC(0) を smoother とする多重格子法前処理付き共役勾配法（MGCG）法へ適用することを試み，不均質多孔質媒体における三次元地下水流れ問題に対して，予備的評価を実施した．更に，倍精度演算（FP64），単精度演算（FP32）の比較検討を実施した．

疎行列格納方法は CRS, Sliced ELL, SELL- $C$ - $\sigma$  の比較を実施した．また，オリジナルのプログラムは全ての実数演算を倍精度実数（FP64）によって実施しているが，本研究では，全て単精度実数演算（FP32）置き換えたケースも実施した．本研究では，Oakforest-PACS (OFP)（最先端共同 HPC 基盤施設）の最大 2,048 ノードを使用した．Flat モードで MC-DRAM のみを使用した．行列格納方法として，CRS, Sliced ELL (ELL) の他，SELL- $C$ - $\sigma$  としては，再内側ループを各行の非ゼロ非対角成分方向とする場合（SCS-a）と，再内側ループが各行方向の場合（SCS-b）を考慮した． $C, \sigma$  の値については，予備評価結果を考慮して， $C = \sigma = 8, C = \sigma = 128$  について実施した．図 1 は各疎行列格納手法における MGCG 法の計算結果である（問題サイズは合計 33,554,432 DOF）．収束までの反復回数は FP32 と FP64 で同じであり，計算結果も良く一致し，相対誤差は 0.1% 以内である．計算時間は FP32 の方が速く，MGCG 法の計算時間の比は 0.70 程度である．

図 1 は，MGCG 法のレベル 1~4 の各レベルの計算時間（レベル 1 が最も細かい）とその他（Rest：レベル 5 以上の計算時間，通信，CG 法計算時間）を示している．表 1 は CRS 及び ELL に対する性能改善率を示している．

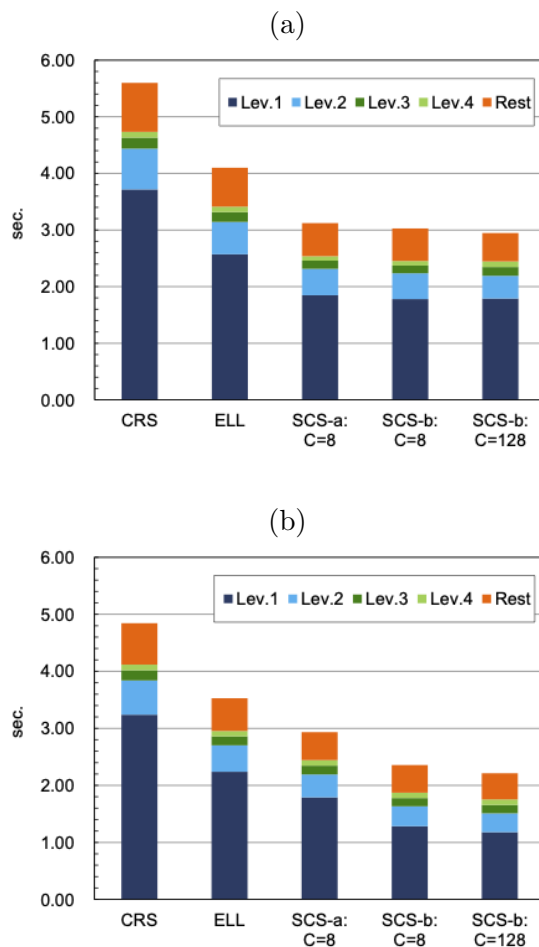


図 1 MGCG 法の計算時間（OFP 8 ノード，HB  $4 \times 16$ ） (a) 倍精度実数演算（FP64），(b) 単精度実数演算（FP32） [7, 15]

SCS-b による性能改善は特に FP32 の場合に顕著である．CRS においては FP64  $\Rightarrow$  FP32 の性能改善率は少ない．図 2 は，OFP 最大 2,048 ノードまでを使用した場合の，CRS に対する性能改善率である．

(2) SuiteSparse Matrix Collection で提供されている，様々な条件を持つテスト行列に対して，FP64（倍精度演算）のみに基づく従来法と提案法（FP64 と FP32（単精度演算）を用いた混合精度 GMRES( $m$ ) 法）の比較実験を実施した [1, 22]．数値実験結果より，提案法は，従来

表 1 OFP 上の計算結果のまとめ [7, 15]

a. Improvement over CRS (MGCG solver, Level-1 of Smoother)

	Double (FP64)	Precision	Single Precision (FP32)
Sliced ELL	36.6%, 46.6%		15.6%, 44.7%
SCS-a (C=σ=8)	79.4%, 101.3%		58.7%, 81.0%
SCS-b (C=σ=8)	84.9%, 108.7%		90.9%, 152.2%
SCS-b (C=σ=128)	90.1%, 107.8%		137.5%, 174.9%

b. Improvement over Sliced ELL (MGCG solver, Level-1 of Smoother)

	Double (FP64)	Precision	Single Precision (FP32)
SCS-a (C=σ=8)	31.4%, 39.2%		20.3%, 25.1%
SCS-b (C=σ=8)	35.4%, 44.4%		49.6%, 74.3%
SCS-b (C=σ=128)	39.2%, 46.4%		59.4%, 89.9%

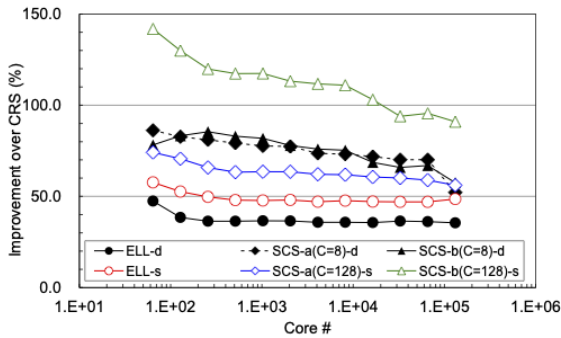


図 2 各ノード数における CRS 形式に対する性能改善率, (-d: 倍精度 (FP64), -s: 単精度 (FP32)), OFP: 最大 2,048 ノードまで使用 [7]

法と同程度の収束性を示し、計算時間の面で優位となることが期待できることが確認された。

また、不完全 LU 分解において、分解行列の疎性を維持するためのフィルイン選択技術は分解行列を前処理行列として用いる反復法の性能に大きな影響を与える。本研究では、ブロックに基づくフィルイン選択を提案し、公開行列データに基づく数値実験でその有効性を検証した。数値実験の結果、提案手法では、SIMD 演算を利用することで前処理における演算量の増加が 1 反復あたりの計算時間に与える影

響を低減することができ、標準的な ILU(0) 分解前処理と比べて高い効果が得られることが分かった。

(3) Data Analytics アプローチにより過去の計算結果を前処理内で活用することで、Adaptive CG の更なる性能改善を実現した [9]。ここでは、前処理内で用いるマルチグリッド法におけるグリッド間のマッピングに関する誤差傾向を過去データから学習し、新規のマッピングの際の修正項として活用することでマッピング精度を改善しマルチグリッド法の反復回数を削減した。地震シミュレーションにおいて開発手法を A64FX CPU に適した実装とともに用いることで、従来手法比 10.1 倍の高速化を達成した。

## II. H 行列演算

H 行列演算では、(1) 密行列のコレクションの作成、(2) 密行列の条件数とランクの関係について調べることを 2021 年度の目標としていた。

(1) については、ラプラス方程式のグリーン関数、ヘルムホルツ方程式のグリーン関数、拡散方程式のグリーン関数 (正規分布) の 3 種類の動径基底関数のそれぞれ 1 次元、2 次元、3 次元における、領域内一様分布、境界表面分布の  $3 \times 3 \times 2 = 18$  通りの組み合わせにおいて、要素数をそれぞれ 103 から  $5 \times 106$  までの間で 12 通りに変化させた  $18 \times 12 = 216$  通りの密行列のコレクションを作成した。

(2) については、上記の行列において条件数を計測し、そのときに必要なランクを調べた。その結果ラプラス方程式では条件数が最も良く、必要なランクも最小であった。拡散方程式では分布の分散が大きい場合に条件数が悪くなり、必要なランクも大きくなった。ヘルムホルツ方程式では、波数が大きい場合に条件数はそれほど悪くならないにもかかわらず、必要なランクは大きくなった。

また、2022 年度に想定していた混合精度の

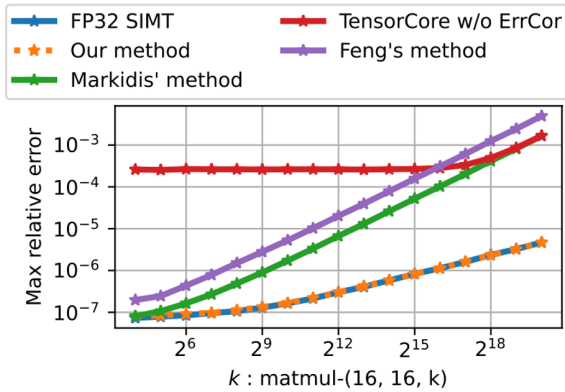


図3 Tensor Core を用いたときの行列積の誤差. 青) 単精度 (Tensor Core なし), 赤) Tensor Core, 橙) 提案手法, 紫) Feng らの手法, 緑) Markidis らの手法

課題も先取りし, まずは Tensor Core を用いながらも SGEMM の精度を達成できる精度補正手法を開発した. これにより, 図3に示すように SGEMM と全く同じ精度を達成しながらも SGEMM の速度を上回る実装を実現することができた [3].

さらに, 2022 年度の計画に必要な, BLR, HODLR, HSS, H 行列,  $H^2$  行列のいずれにも対応できる汎用なコードの実装を完成させることができた [12]. また, 2022 年度の 2 つ目の目標である FGMRES などの反復法の前処理に混合精度 H 行列を用いる準備として, FGMRES に H 行列の前処理を組み込んだ. さらに, H 行列の混合精度実装も完成させることができた [4].

### III. 計算機システムと消費電力測定

A64FX アーキテクチャを搭載した FX1000 上でポアソン方程式の解法である ICCG 法の電力評価を行った. 低精度演算利用による消費電力を確認するため倍精度と単精度を用いて計算を行った場合のノード全体が消費する平均消費電力を計測した. 消費電力の結果を図4に

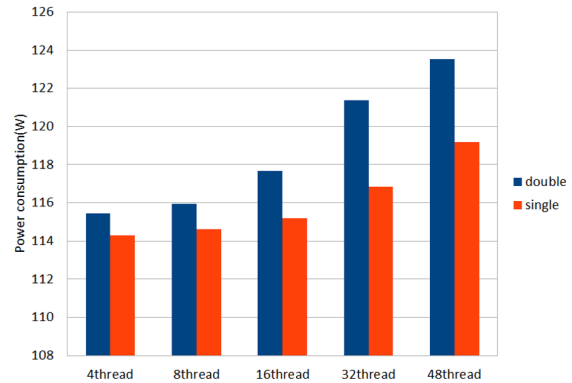


図4 ICCG 法における消費電力比較

示す. Intel CPU の場合, 倍精度を単精度化することで演算密度が上昇し消費電力が増加する傾向にあることがみられたが, FX1000 では単精度 (single) の場合よりも倍精度 (double) の消費電力が高くなる傾向にあることが確認された.

次に, ポアソン方程式のデータ格納方式を  $SELL-C-\sigma$  に変更したのに対して同様に FX1000 上で電力評価を行った. 本評価では, 前処理の行列とベクトルの精度を変えた場合の比較を行った. 前処理の行列とベクトルを倍精度とした `es_simd_dd`, 行列を単精度としベクトルを倍精度とした `es_simd_sd`, 行列ベクトルともに単精度である `es_simd_ss` の 3 つの比較を行った. これらの結果を図5に示す.

消費電力に大きな差は見られなかったものの, 行列を単精度としベクトルを倍精度とした `es_simd_sd` が最も低い電力となり, 行列とベクトルの双方を単精度とした `es_simd_ss` が最も高い消費電力となった. 実行時間とエネルギー評価の結果を図6に示す.

実行時間を比較すると, 行列ベクトルの一部, もしくは全体を単精度化することで実行時間が短縮されていることが確認でき, この結果が消費エネルギー削減にも大きく貢献している

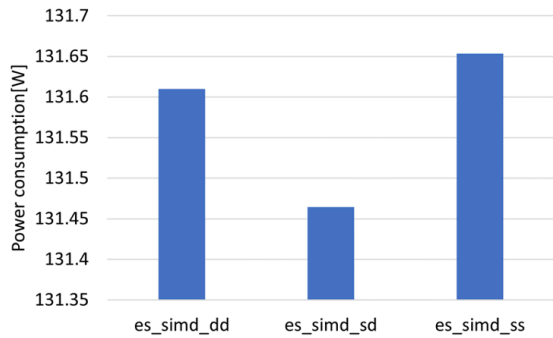


図5 前処理データの精度の違いによる消費電力の比較 (SELL-C- $\sigma$ )

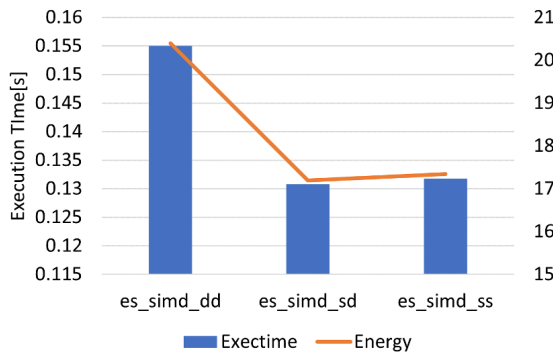


図6 前処理データの精度の違いによる実行時間と消費エネルギーの比較 (SELL-C- $\sigma$ )

ことが確認できた。

#### IV. 精度保証と自動チューニング手法

AT 言語である ppOpen-AT の新 AT 機能として混合精度演算を活用した新方式の提案を行った [24]. 本方式では API により, ユーザーが基準となる演算に対する相対的な演算精度劣化の許容値 (許容相対誤差) を事前に与える. AT を実行すると指定された許容相対誤差の基準を満たした上で, 演算精度を変更して計算速度が最速となる実装を探索する. NICAM を利用した性能評価の結果, 全て FP64 の実行時間に対して, 部分的に FP16 にすることで 1.36 倍の速度向上を得られることが明らかになった.

また, 演算精度については全て FP16 の場合は平均相対誤差が  $7.57 \cdot 10^{-6}$  に対し, 部分的に FP16 にすると平均相対誤差が  $6.52 \cdot 10^{-12}$  と抑えられることがわかった. 低精度演算の性能はアーキテクチャや問題規模などによって影響を受ける. そのため, 混合精度演算を実際にアプリケーションソフトウェアに適用して行う場合, 人手による最適化のコストは膨大になる. そこで本研究では, 自動チューニング (Auto-tuning, AT) 言語である ppOpen-AT の新機能を提案し, その性能を評価した. プログラム上の演算精度を部分的に変化させることで, 自動的に演算精度と消費電力を考慮した最適実装を探索する AT 方式である. 具体的には, 混合精度演算を (i) 変数/配列, (ii) ブロック, (iii) 関数/サブルーチン, の 3 方式を指定可能な ppOpen-AT ディレクティブと AT 方式を提案した. さらに全球雲解像大気モデル NICAM に対して性能評価を行った. ここでは, 紙面の都合から, (ii) ブロック方式での実現例を説明する. ブロック方式ではディレクティブで指定したブロック単位で低精度化を行う方式である. ブロック方式において, ppOpen-AT のプリプロセッサを適用したのが図7である. このコードについて, 自動生成された候補コードが図8である. ここで図8は, ブロック1の精度を倍精度から単精度に低精度化した場合の候補コードを表示していることに注意する.

図8の赤字の配列は, 低精度化のためにプリプロセッサにより自動で確保宣言され, データをコピーするコードである. このコードの実行時間が, 低精度化による, 余分な時間として必要となる点に注意する. 予備実験の結果から, から以下の効果を確認することができた: (ii) 提案するブロック方式では, 精度を  $3 \times 10^{-4}$  まで許容するならば 1.12 倍の高速化と 1.06 倍の電力削減ができる. 以上のことから提案する



```

!omat$ MixedPrecision blocks, ¥
ChangeBlocks(1)_ChangePrecision(DP, SP)
do i = 1, n
  do j = 1, n
    do k = 1, n
      !omat$ MixedPrecision block <1>
      B(i, k) = B(i, k) + 2.0_DP
      C(k, j) = C(k, j) + 2.0_DP
      !omat$ end MixedPrecision block <1>
      !omat$ MixedPrecision block <2>
      A(i, j) = A(i, j) + B(i, k) * C(k, j)
      !omat$ end MixedPrecision block <2>
    enddo
  enddo
enddo
!omat$ end MixedPrecision blocks

```

図7 ブロック方式のディレクティブ（青色）を挿入する例

AT方式により、全て単精度演算の場合と比較して精度の劣化を抑えつつ、速度向上が見込める事例があることを明らかにした [24, 25].

## 5 今年度の進捗状況と今後の展望

### I. 疎行列ソルバー

多重格子法については当初の目標をほぼ達成できたが、東大情報基盤センターに2021年度に導入された Wistera/BDEC-01 での評価がまだ不十分である。今後は FP16 更には FP21, FP42 の適用等について検討を継続して実施する。

### II. H 行列演算

H 行列演算では、(1) 密行列のコレクションの作成、(2) 密行列の条件数とランクの関係について調べることを2021年度の目標としていた。前述の通り、(1)と(2)の目標を達成できただけでなく、2022年度の目標である(1)BLR, HODLR, HSS, H 行列,  $H^2$  行列などの様々な行列形態での実験、(2) FGMRES などの反復法の前処理に混合精度 H 行列を用いること、に関してほぼ達成できた。今後の展望としては、実装段階から実験段階に移り、前述の密行

```

real(SP) :: B_SP(n,n)
real(SP) :: C_SP(n,n)
B_SP(:, :) = B(:, :)
C_SP(:, :) = C(:, :)
!omat$ MixedPrecision blocks, ¥
ChangeBlocks(1)_ChangePrecision(DP, SP)
do i = 1, n
  do j = 1, n
    do k = 1, n
      !omat$ MixedPrecision block <1>
      B_SP(i, k) = B_SP(i, k) + 2.0_SP
      C_SP(k, j) = C_SP(k, j) + 2.0_SP
      !omat$ end MixedPrecision block <1>
      !omat$ MixedPrecision block <2>
      A_SP(i, j) = A_SP(i, j) + B_SP(i, k)
      * C_SP(k, j)
      !omat$ end MixedPrecision block <2>
    enddo
  enddo
enddo
!omat$ end MixedPrecision blocks
B(:, :) = B_SP(:, :)
C(:, :) = C_SP(:, :)

```

図8 図7のプログラムから自動生成された AT の候補コード（ブロック〈1〉を単精度化した場合）

列ライブラリと様々な行列形態を扱えるフレームワークを組み合わせ、最適な組み合わせを探索することを目指す。

### III. 計算機システムと消費電力測定

2021年度の計画では、(1) 様々な関連アプリケーションの電力特性分析を行うこと、(2) 固有値の分析・他アプリの特性分析を通じて多数アプリ間で変動精度を扱い、システム全体での最適化を行う資源管理手法及び変動精度に対応するハードウェアについて検討することを予定としていた。(1)に関しては新たに A64FX アーキテクチャにおける消費電力特性の計測を行うことができた。また、任意倍精度を用いたポアソン方程式の電力評価についても計測の準備を進めており、引き続き計測作業を進める。(2)に関しては単精度化しても倍精度と比較し消費電

力が大きくなならない場合もあることが確認されたため、キャッシュメモリの利用、プロセッサとメモリの消費電力の内訳等の詳細な分析を行うことを目指し計測のための準備を進めた。今後は実際にデータの取得分析を行う。

#### IV. 精度保証と自動チューニング手法

2021年度は、(1)不均質場における構造解析等の問題を対象として、反復改良法による悪条件問題向け精度保証/精度推定手法の検討を開始した。また、(2) AT に使用する固有値分布等係数行列の特性を効率的に抽出する方法についての議論を行った。今後の展望としては、(1)前年度における成果及び議論に基づき、消費電力測定 of 最新成果を入れ込みながら、演算精度/結果精度と電力最適化の観点から AT を実施する方式の開発をし、さらに、(2) 精度保証/精度推定手法を様々なスパコン上で多様なアプリケーションに適用し、手法の更なる改善を実施していく。

## 6 研究業績一覧 (発表予定も含む)

### 学術論文 (査読あり)

- [1] Y. Zhao, T. Fukaya, L. Zhang, T. Iwashita: Numerical Investigation into the Mixed Precision GMRES( $m$ ) Method using FP64 and FP32, J. Inf. Process., accepted for publication.
- [2] A. Ida: solving block low-rank matrix eigenvalue problems, J. Inf. Process., accepted for publication.
- [3] H. Ootomo, R. Yokota: Recovering single precision accuracy from Tensor Cores while surpassing the FP32 theoretical peak performance, Int. J. High Perform. Comput. Appl., accepted for publication.

### 国際会議プロシーディングス (査読あり)

- [4] M. Horikoshi, B. Gerofi, Y. Ishikawa, K. Nakajima: Exploring Communication-Computation Overlap in Parallel Iterative Solvers on Many-core CPUs using Asynchronous Progress Control, Proceedings of the International Conference on High Performance Computing in Asia-Pacific Region (HPC Asia 2022), 2022, pp. 29–39.
- [5] M. Kawai, K. Nakajima: Low/Adaptive Precision Computation in Preconditioned Iterative Solvers for Ill-Conditioned Problems, Proceedings of the International Conference on High Performance Computing in Asia-Pacific Region (HPC Asia 2022), 2022, pp. 30–40.
- [6] K. Nakajima, B. Gerofi, M. Horikoshi, Y. Ishikawa: Communication-Computation Overlapping for Preconditioned Iterative Solvers by Dynamic Loop Scheduling, Proceedings of the International Conference on High Performance Computing in Asia-Pacific Region (HPC Asia 2022), 2022, pp. 60–71.
- [7] K. Nakajima, T. Ogita, K. Masatoshi: Efficient Parallel Multigrid Methods on Manycore Clusters with Double/Single Precision Computing, Proceedings of the 2021 IEEE International Parallel and Distributed Processing Symposium Workshops (IPDPS 2021), 2021, pp. 760–769.
- [8] R. Yoda, M. Bolten, K. Nakajima, A.



Fujii: Assignment of idle processors to spatial redistributed domains on coarse levels in multigrid reduction in time, Proceedings of the International Conference on High Performance Computing in Asia-Pacific Region (HPC Asia 2022), 2022, pp. 41–51.

- [9] T. Ichimura et al.: Fast scalable implicit solver with convergence of equation-based modeling and data-driven learning: earthquake city simulation on low-order unstructured finite element, Proceedings of the Platform for Advanced Scientific Computing Conference (PASC '21), 2021, Article 12, pp.1–12.

#### 国際会議発表（査読なし）

- [10] K. Nakajima, T. Iwashita, H. Yashiro, T. Shimokawabe, H. Nagao, H. Matsuba, T. Ogita, T. Katagiri: Wisteria/BDEC-01 & h3-Open-BDEC: Innovative Scientific Computing in the Exascale Era, ARM SVE for HPC, 18th ACM International Conference on Computing Frontiers (CF '21), May 2021. (招待講演)
- [11] K. Nakajima, T. Iwashita, H. Yashiro, T. Shimokawabe, H. Nagao, H. Matsuba, T. Ogita, T. Katagiri: Integration of (Simulation +Data+Learning) for Innovative Scientific Computing by h3-Open-BDEC on Wisteria/BDEC-01, Arm HPC User's Group (AHUG) Workshop, ISC High Performance 2021 Digital, Jun. 2021. (招待講演)
- [12] S. Deshmukh: Acceleration of  $O(N)$

Solvers for Large Dense Matrices, Conference on Advance Topics and Auto Tuning in High-Performance Scientific Computing (ATAT2022), Mar. 2022.

- [13] R. Yokota: Overview of structured low-rank approximation methods, IUTAM Symposium on Computational Methods for Large-Scale and Complex Wave Problems, Jun. 2021.
- [14] K. Tanaka, M. T. Nakao: Constructive a priori error estimates for Poisson's equation with discontinuous coefficients, The 40th JSST Annual International Conference on Simulation Technology, Sep. 2021.

#### 国内会議発表（査読なし）

- [15] 中島研吾: 低精度・混合精度演算による高性能・高信頼性疎行列ソルバー, 日本計算工学会第26回計算工学講演会, 2021年5月.
- [16] 河合直聡, 中島研吾: 低精度浮動小数点数を適用したICCG法の性能評価, 情報処理学会研究報告(2021-HPC-180-23), 2021年7月.
- [17] 中島研吾: Wisteria/BDEC-01:『計算・データ・学習』融合によるSociety 5.0実現へ向けて, PCクラスタワークショップ in 柏 2021, 2021年6月. (招待講演)
- [18] 中島研吾: Wisteria/BDEC-01 & h3-Open-BDEC (計算・データ・学習) 融合によるSociety 5.0実現へ向けて, サイエンティフィック・システム研究会(SS研), 科学技術計算分科会2021年度会合, 2022年1月. (招待講演)
- [19] 中島研吾, 河合直聡: Wisteria/BDEC-

- 01(Odyssey)における大規模前処理付き反復法ソルバーの性能評価, 並列/分散/協調処理に関するサマー・ワークショップ (SWoPP2021), 2021年7月.
- [20] 中島研吾, 河合直聡: Wisteria/BDEC-01 (Odyssey)における並列多重格子法ソルバーの開発と性能評価, 日本応用数理学会 2021年度年会, 2021年9月.
- [21] 鈴木謙吾, 深谷猛, 岩下武史: GPUに適した近似逆行列前処理の簡略化手法, 日本応用数理学会 2021年度年会, 2021年9月.
- [22] 深谷猛, 岩下武史: GMRES( $m$ )法に対する低精度演算・データの積極的導入の可能性に関する検証, 日本応用数理学会 2021年度年会, 2021年9月.
- [23] 伊田明弘: ブロック低ランク行列の近似固有値計算, 日本応用数理学会 2021年度年会, 2021年9月.
- [24] 山梨祥平, 八代尚, 片桐孝洋, 永井亨, 大島聡史: プログラム上の箇所指定による演算精度を考慮した自動チューニング方式, 第26回計算工学講演会, 2021年5月.
- [25] 山梨祥平, 八代尚, 片桐孝洋, 永井亨, 大島聡史, ppOpen-ATにおける演算精度と消費電力を考慮した自動チューニング方式の提案, 第182回ハイパフォーマンスコンピューティング研究発表会, 2021年12月.