

jh160046-NAJ

次世代トランジスタの量子輸送シミュレーションに関する研究

森 伸也 (大阪大学)

概要 大阪大学サイバーメディアセンターのスーパーコンピュータSX-ACE に、昨年度移植し、動作確認を行った経験的強結合近似・非平衡グリーン関数 (NEGF) 法に基づく量子輸送デバイスシミュレータを用いて、ゲート長 10 nm, 直径 5 nm の円形断面および一辺 4 nm の正方形断面シリコンナノワイヤトランジスタのシミュレーションを行った。シミュレーションにおいて、界面ラフネス散乱およびフォノン散乱を考慮した。また、新たに予測機能を持たせるために、第一原理電子状態計算プログラムと非平衡グリーン関数法プログラムとの連成に着手した。東京大学の押山研究室で開発された実空間密度汎関数 (RSDFT) 法コードを用いて RSDFT-NEGF デバイスシミュレータのプロトタイププログラムを開発した。R 行列理論, R 行列伝搬アルゴリズム, 等価モデル電極を実装したシミュレータを用いて、直径 1 nm, ゲート長 8 nm のシリコンナノワイヤトランジスタの伝達特性を計算し、動作確認を行った。さらに、FEAST アルゴリズム (E. Polizzi, Phys. Rev. B 79, 115112 (2009)) を導入した等価モデル構築プログラムを新たに開発し、20–30 eV 程度の広いエネルギー範囲を記述可能な等価モデルを構築した。この等価モデルを用いることにより、価電子帯の分極の効果を含めた計算が可能となり、経験的パラメータである誘電率が不要な完全 RSDFT-NEGF プログラムのプロトタイプの開発に成功した。

1. 共同研究に関する情報

(1) 共同研究を実施した拠点名

大阪大学

鍾 菁廣 (大阪大学・サイバーメディアセンター) 並列計算

(2) 共同研究分野

- 超大規模数値計算系応用分野
- 超大規模データ処理系応用分野
- 超大容量ネットワーク技術分野
- 超大規模情報システム関連研究分野

(3) 参加研究者の役割分担

森 伸也 (大阪大学・大学院工学研究科)
研究統括・量子輸送理論
鎌倉良成 (大阪大学・大学院工学研究科)
デバイスモデリング
小田中紳二 (大阪大学・サイバーメディアセンター) 数値計算手法
若谷彰良 (甲南大学・知能情報学部)
高性能計算
美里劫夏南 (大阪大学・大学院工学研究科)
非平衡グリーン関数法

2. 研究の目的と意義

極限までデバイスの微細化が追求され、シリコン金属-酸化物-絶縁体 (MOS) トランジスタのチャネル長は既に 30 nm を切り、研究レベルでは 10 nm 以下のデバイス動作も報告されている。デバイスが極度に微細化された結果、近年、単純なスケーリング則のみによるデバイス性能向上の限界が顕在化してきた。現在、この状況の打破を目指して、様々なデバイス構造・材料が提案・試作されており、そのような新構造・新材料デバイスの性能を事前に予測できるシミュレータの開発が急務となっている。

従来の半導体デバイスシミュレーションは、シリコンチャネル材料を用いた平面形状のバルク型 MOS デバイスを対象としていた。しかし、更なる高性能化を図るためには、立体構造などの新しいデバイス構造や化合物

半導体などの新しい材料の導入が避けられない。このため、選択肢が膨大となり、従来の経験的な知識に基づくデバイスシミュレータでは迅速な対応が困難となる。さらに、微細化に伴い、キャリア輸送に対する原子論・量子論の効果も顕在化してきた。このような背景のもと、我々は、新材料・新構造トランジスタの性能予測に向けた、スーパーコンピュータ支援によるデバイスシミュレータの開発を目指している。本研究では、ポストシリコンとなる次世代の新材料ナノワイヤトランジスタの性能予測に向けて、非平衡グリーン関数 (NEGF) 法に基づく量子輸送デバイスシミュレータの開発とその性能評価を研究目的とする。

本研究は、新構造・新材料デバイスの性能を事前に予測できるシミュレータの開発要請に応えるという産業応用上の意義がある。それに加え、さらに、スーパーコンピュータ上における、量子輸送デバイスシミュレータの安定かつ高速動作可能な並列計算手法の開発という、計算科学上の意義もある。

3. 当拠点公募型共同研究として実施した意義

NEGF 法に基づくデバイスシミュレーションでは大規模な行列演算を多数回実行する必要がある。輸送方程式に現れるグリーン関数行列のサイズを $N \times N$ とすると、 N は (デバイス中の全原子数) \times (各原子における電子軌道数) となる (強結合近似の場合)。例えば、全長 30 nm, 直径 20 nm の円筒形状シリコンナノワイヤトランジスタを考えると、全原子数は 50 万個となり、各原子に 10 個 (経験的なモデルの場合の典型的な軌道数) の電子軌道を考慮すると、 N は 500 万となる。このサイズの行列の逆行列演算を、多数のエネルギーマッシュ点毎に計算することにより、ポアソン方程式との自己無撞着計算の 1 ループが完了する (自己無撞着計算を収束させるため、複数回ループを回す必要があ

る)。実際の計算では、グリーン関数行列の物理的な性質を利用して、問題のサイズを分割し、分割統治法によって計算する。例えば、先の例では、短距離の相互作用を仮定すると、500 万 \times 500 万の逆行列演算 1 回を、4 万 \times 4 万の逆行列演算 200 回へと分割可能であり、スーパーコンピュータ利用が可能となる。一方、長距離の相互作用を考慮した場合など、物理的な考察のみでは対応が困難な場合もあり、そのような場合は、応用数学的な考察や、並列計算などの計算科学的手法を併用することが必要となる。さらに、並列計算手法の性能評価のため、研究が進んでいる流体モデルにおける知見の応用も望まれる。また、新材料デバイスへの対応のため、経験的なモデルを超えた第一原理的手法との接続も望まれる。そこで、量子輸送理論・半導体デバイスモデリングを専門とする研究者に、流体モデルの研究者および計算科学・応用数学の専門家を加えたチームを構成し、第一原理計算の専門家からアドバイスを得ながら、スーパーコンピュータ利用のための公募型共同研究として実施した。

4. 前年度までに得られた研究成果の概要

平成 26 年度まで、JST-CREST の支援を受け、ワークステーション上で開発を行ってきた

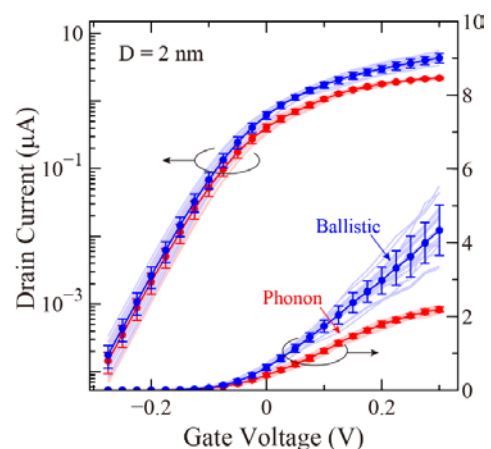


図 1: 界面における原子配置乱れがナノワイヤトランジスタの伝達特性に与える影響。ゲート長 8 nm, 直径 2 nm の円形ナノワイヤの場合。

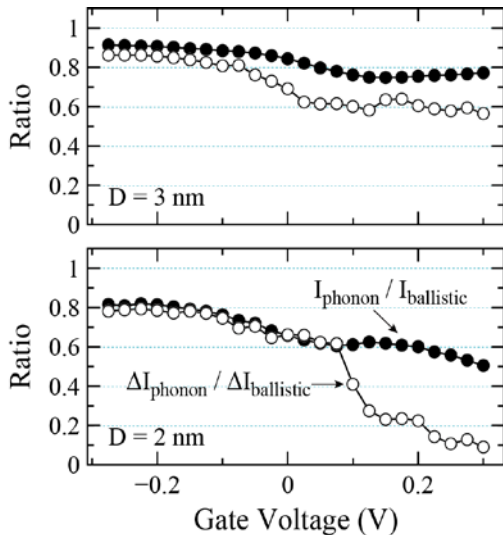


図 2: フォノン散乱を考慮した電流と無視した電流の比 (黒丸). 白丸は電流ばらつきの比. 直径 3 nm (上図) と 2 nm (下図) との比較.

た量子輸送シミュレータを、大阪大学サイバーメディアセンターのスーパーコンピューターSX-ACE に移植し、動作確認を行った。移植したシミュレータを用いて、直径 2~3 nm, ゲート長 8 nm のシリコンナノワイヤトランジスタのシミュレーションを行った。フォノン散乱を無視した弾道輸送条件の元では、界面付近における原子配置乱れが、ドレイン電流に大きなばらつきをもたらすが、フォノン散乱を導入すると、ナノワイヤ径が小さい場合、フォノン散乱がばらつきを大幅に低減することを見いだした (図 1,2)。輸送方程式と結合した、ポアソン方程式の解法では、Splitting-Up 前処理付き共役勾配法を分散メモリシステム上で MPI を用いて実装し、SX-ACE 上で性能評価を行った。実装は、ノード内及びノード間において MPI プロセスを生成させ、必要に応じて通信を行うフラットなものとした。その結果、前処理計算における配列再分散のコストが大きいことがわかった。また、前処理計算の通信コストを削減するために、前処理部分の通信コストを削減する手法および通信を無くした通信フリーな

手法を検討し、通信フリーな手法は収束性能が下がるのでその影響を調べた (図 3)。

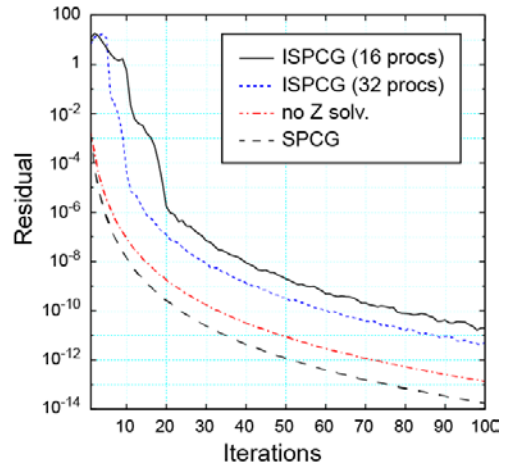


図 3: 各種手法による収束性能

5. 今年度の研究成果の詳細

5.1 シリコンナノワイヤトランジスタの大規模量子輸送シミュレーション

平成 27 年度に SX-ACE に移植したシミュレータを用いて、直径 10 nm を越えるようなシリコンナノワイヤトランジスタの大規模量子輸送シミュレーションを行うことに向けた検討を行った。また、ナノワイヤ径が大きくなった場合に、界面付近の原子配置乱れがデバイス特性に及ぼす影響に、フォノン散乱が与える効果を調べた。

昨年度は、最大直径 3 nm, ゲート長 8 nm の円形断面シリコンナノワイヤトランジス

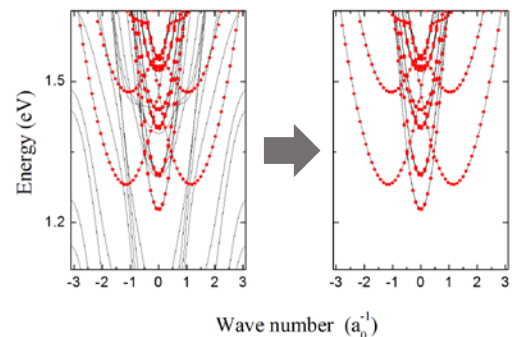


図 4: 直径 5 nm のシリコンナノワイヤにおける等価モデルの構築. 赤丸は強結合近似バンド, 実線は等価モデルバンドを表す. 左図に見える多数の非物理状態を消去することにより, 右図の等価モデルが得られる.

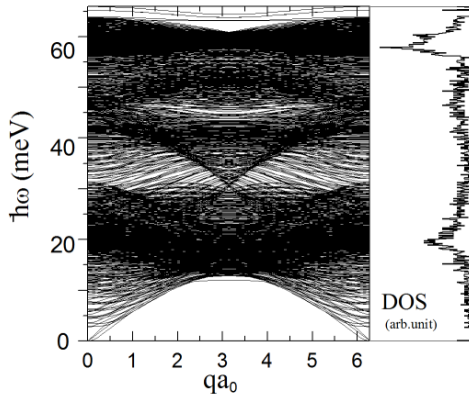


図 5: 直径 5 nm のシリコンナノワイヤにおけるフォノンス分散関係 (左図) と対応する状態密度 (右図).

タのシミュレーションを行った. 本年度, 最大直径 5 nm, ゲート長 10 nm のシミュレーションを行った.

図 4 に直径 5 nm の円断面シリコンナノワイヤにおける等価モデルバンド図を示す. 本年度, 等価モデル構築プログラムの並列化, および第一原理計算への対応を行った.

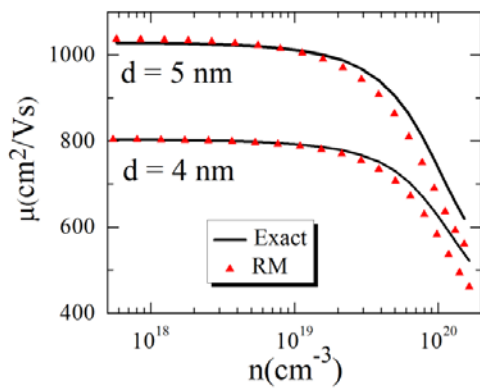


図 6: 直径 5 nm の円形シリコンナノワイヤおよび一辺 4 nm の正方形シリコンナノワイヤにおける移動度の電子密度依存性. 実線は厳密なフォノンモデルを用いた場合, 赤三角はランダムフォノンモデルを用いた場合.

図 5 にフォノンスペクトル, 図 6 にランダム行列フォノンモデルに関するパラメータ抽出のために行った移動度計算の結果を示す. なお, 図 6 には, 一辺が 4 nm の正方形断面のシリコンナノワイヤの結果 (後述) もプロットした.

以上に示した図 4~6 と同様のシミュレー

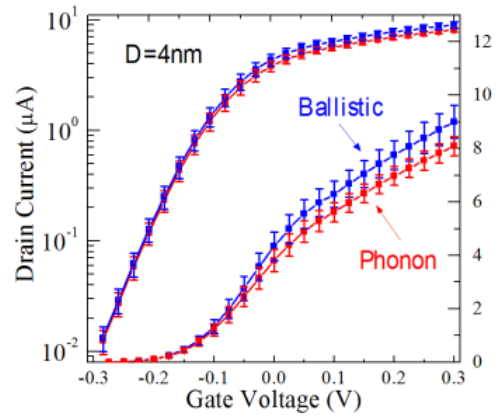


図 7: ゲート長 10 nm, 一辺 4 nm の正方形ナノワイヤトランジスタの伝達特性. 青色はフォノン散乱を無視した場合, 赤色は考慮した場合. エラーバーは界面ラフネスによるばらつきの程度を表す.

ションを, 一辺が 4 nm の正方形断面のシリコンナノワイヤについても行った. 得られた等価モデルおよびランダムフォノン強度パラメータを用いて, ゲート長 10 nm, 全長 30 nm のゲートオールアラウンド型トランジスタの量子輸送デバイスシミュレーションを行った. その際, 直径 5 nm の円形ナノワイヤトランジスタでは, 酸化膜厚を 2 nm, 一辺 4 nm の正方形ナノワイヤトランジスタでは, 酸化膜厚を 1 nm とした. 図 7, 8 にシミュレーション結果を示す. シミュレーションには, フォノン散乱に加えて, 界面ラフネス散乱も考慮した.

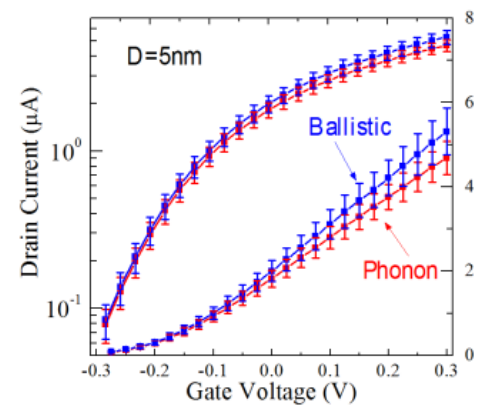


図 8: ゲート長 10 nm, 直径 5 nm の円形ナノワイヤトランジスタの伝達特性. 青色はフォノン散乱を無視した場合, 赤色は考慮した場合. エラーバーは界面ラフネスによるばらつきの程度を表す.

5.2 実空間 DFT プログラムと NEGF プログラムとの連成

非平衡グリーン関数 (NEGF) 法では、電子状態を記述する系のハミルトニアンから計算されるグリーン関数が、中心的な役割を演じる。これまで、電子状態の計算には、強結合近似など、経験的な手法を用いてきた。しかし、予測機能を持たせるためには、電子状態を第一原理的に求める必要がある。第一原理計算は、種々の定式化が可能であるが、デバイスシミュレータへの応用を図る場合、実空間メッシュを用いた形式が望ましい。本研究では、東京大学の押山研究室で開発された実空間密度汎関数 (RSDFT) 法コードを用いてデバイスシミュレータ開発を行なっている。

RSDFT-NEGF デバイスシミュレータの開発におけるおもな課題は以下の通りである。

① **ハミルトニアン行列のサイズ** : NEGF 法では、系のハミルトニアンを離散化して行列で表現する。1 nm 直径の Si ナノワイヤの単位胞を第一原理計算により扱う場合、価電子帯の深い状態から電子状態を考慮するため、エネルギー範囲が広く、典型的には 20,000 メッシュ点程度が必要となる。単純に数値計算を行うと、計算量はメッシュ数 N の 3 乗に

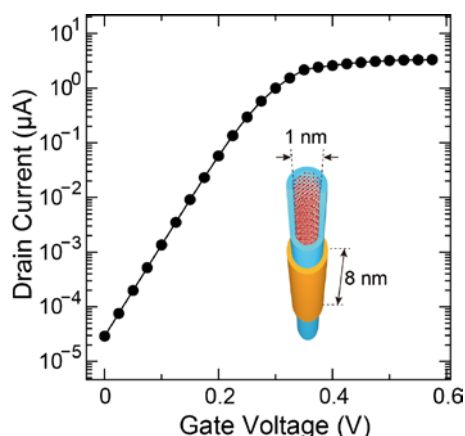


図 9 : 直径 1 nm, ゲート長 8 nm のシリコンナノワイヤトランジスタの伝達特性. 実空間 DFT 法と非平衡グリーン関数法とを連成させてシミュレーションを行った結果.

比例して増加するため、計算量の削減が必須となる。

② **非平衡境界条件** : 電子状態の計算では、周期的な境界条件を課すことができる。しかし、デバイス中の状態は、ソース・ドレインから電子の出入りがあるため、周期的境界条件を用いることができない。NEGF 法では、ソースとドレインとが独立に熱平衡にあり、互いに非平衡と仮定するため、一般的には、そのような非平衡境界条件が課せられたチャンネルの電子状態を求める必要がある。

③ **電極の自己エネルギー** : NEGF 法では、ソース・ドレインの状態は、電極の自己エネルギーで記述される。この自己エネルギーを求めるためには、半無限の電極における散乱問題に関する一般化固有値問題を解かなくてはならず、計算のボトルネックとなる。

本研究では、 R 行列理論と等価モデルとを用いて上述の困難を回避したシミュレータの開発を試みた。

R 行列理論は、共鳴核反応を記述するために Wigner と Eisenbud が提唱した理論である (Phys. Rev. **72**, 29 (1947))。共鳴核反応を起こす内部領域と外部領域とに空間を分割し、その境界で、2 つの領域をつなぐ R 行列を定義し、散乱断面積などを求めるというのが基本的なアイデアとなる。この R 行列は、デバイス中の輸送問題に応用できる。チャンネル (内部領域) とソース・ドレイン電極 (外部領域) とにデバイスを分け、その境界で定義される R 行列から、グリーン関数を計算する。 R 行列は電極が接続されていない閉じたチャンネルを記述するグリーン関数の表面成分に対応する。このことから、 R 行列理論を用いることにより、②の困難が解決できると期待される。 R 行列理論を用いることにより、チャンネル領域の計算を、閉じた系の計算に変換でき、電極部分は別途計算すれば良くなる。

R 行列理論には、分割統治法の一つである R 行列伝搬法という計算手法が知られており、

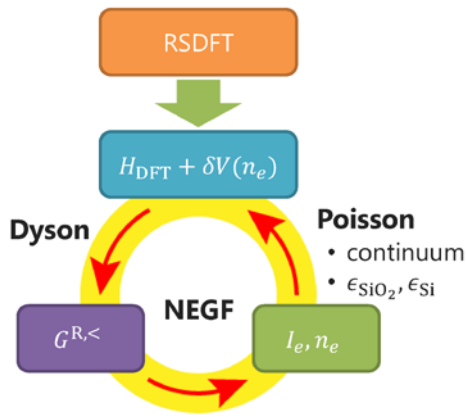


図 10: NEGF-Poisson ループにおいて, チャネルを連続体モデルで近似した場合.

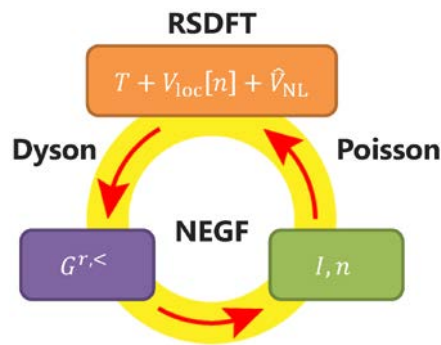


図 11: 誘電環境を含めた完全な RSDFT-NEGF シミュレーション.

系を, 任意のサイズに分割した小さい系の集まりとして, 小さい系の R 行列から, 系全体の R 行列を再帰的に計算可能である. これにより, ①の困難が解決できると期待される.

R 行列理論により, チャネルと電極とを分割しても, 依然, 電極の自己エネルギーの計算は必要である. 実際のデバイスでは, 抵抗の低いオーミック電極が接続されている限り, デバイス特性は電極の詳細には依存しないと考えられる. 計算においても, 電極とチャネルの界面において反射が生じない限り, どのような電極を接続しても, デバイス特性は変わらないと考えられる. 本研究では, 電極を, 等価モデルを用いて記述した. それにより, ③の困難が解決できると予想した.

中間報告までに, 以上に述べたアイデアに基づき RSDFT-NEGF デバイスシミュレー

タのプロトタイププログラムを作成し, 正しく動作することを確認した (図 9).

図 9 は, 図 10 に示したように, NEGF-

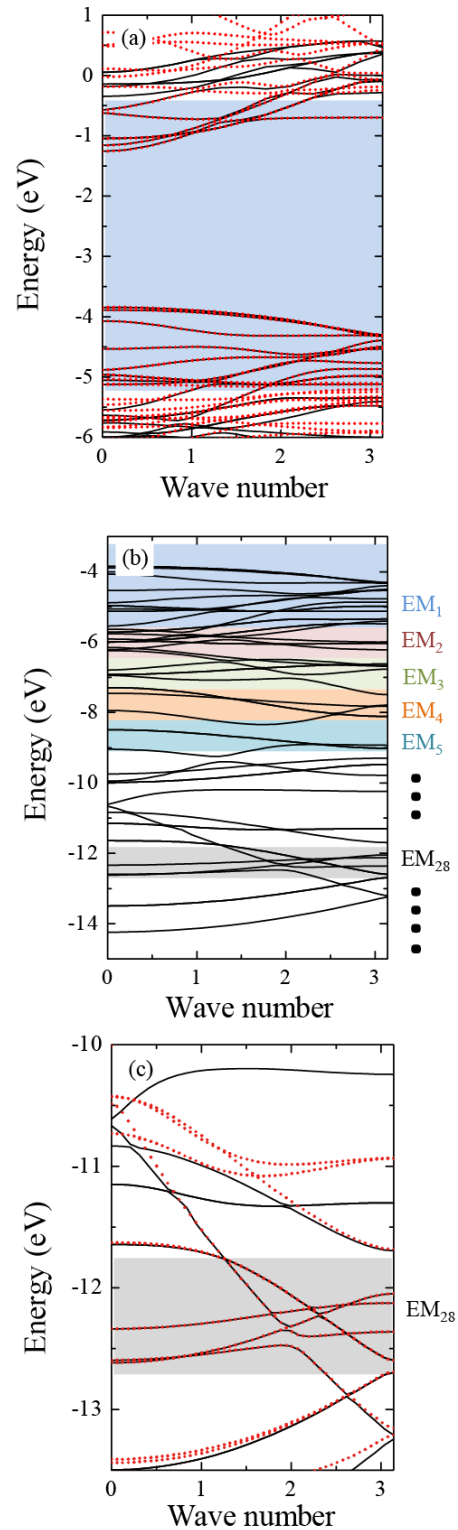


図 12: 直径 1 nm のシリコンナノワイヤにおける等価モデル. (a) 輸送計算のためのバンド端付近を再現した等価モデル. (b) 誘電環境を計算するための全価電子帯を再現する等価モデル群 $EM_1 \sim EM_{35}$. (c) エネルギーが -12.5 eV

Poisson ループにおいて、シリコンチャンネルを連続体と近似し、誘電率をパラメータとして計算を行った結果である。しかし、ナノワイヤなどの極微細構造の誘電率は、対応するバルク材料の誘電率と異なると考えられるため、図 11 に示すように誘電環境を含めた計算に拡張する必要がある。中間報告以降、この完全な RSDFT-NEGF シミュレータの開発に取り組んだ。

誘電環境を含めたシミュレーションを行うためには、価電子帯の深くから、20–30 eV 程度の広いエネルギー範囲を記述できる等価モデルの構築が必須となる。そこで、はじめに、FEAST アルゴリズム (E. Polizzi, Phys. Rev. B 79, 115112 (2009)) を導入し、より広いエネルギー範囲を記述できる等価モデル構築のための並列コードを開発した。図 12 に開発したプログラムを用いて構築した等価モデルの例を示す。直径 1 nm のシリコンナノワイヤにおける等価モデルの例である。図 12(a) は、輸送計算用に、バンド端付近のみを記述する等価モデルである。赤丸が等価モデル

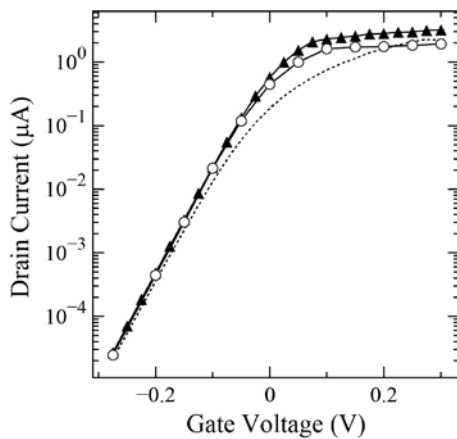


図 13: 直径 1 nm, ゲート長 6 nm のシリコンナノワイヤトランジスタの伝達特性。実空間 DFT 法と非平衡グリーン関数法とを連成させてシミュレーションを行った結果。白丸は、誘電環境も含めて計算した結果、黒三角は、チャンネルを比誘電率 11.8 (バルクシリコンの比誘電率) の連続体として計算した結果。破線は、比誘電率を 1 とした場合。

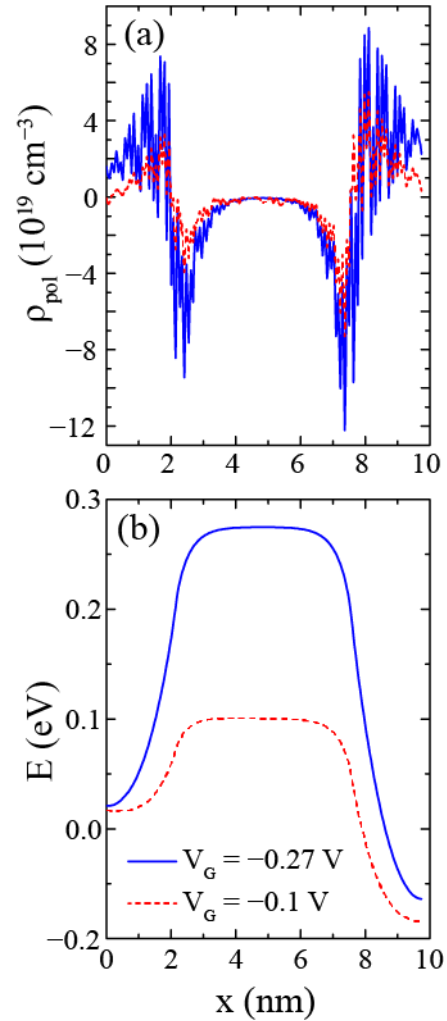


図 14: 直径 1 nm, ゲート長 6 nm のシリコンナノワイヤトランジスタのゲート電圧 -0.27 V (実線) および -0.1 V (破線) における (a) 分極電荷密度分布と (b) ポテンシャル分布。

ル、実線は RSDFT 計算の結果である。等価モデルが、バンド端付近を高精度で再現することを確認できる。図 12(b) に、誘電環境を計算するために必要な全価電子帯を再現する等価モデルを示す。狭いエネルギー幅を再現する小さな等価モデル $EM_1 \sim EM_{35}$ を組み合わせることにより、全価電子帯を再現できていることが確認できる。図 12(c) には、エネルギーが -12.5 eV 付近に位置する小さい等価モデル EM_{28} を示す。

図 13 に、直径 1 nm, ゲート長 6 nm のナノワイヤトランジスタの伝達特性のシミュレーション結果を示す。白丸が、誘電環境ま

で含めて計算した結果 (図 11 参照), 黒三角は, チャンネルを比誘電率 11.8 (バルクシリコンの比誘電率) の連続体として近似した場合の結果 (図 10 参照) である. サブスレッショルド領域では, 両者に大きな違いはないが, オン電流は約 1.5 倍異なることが分かった. 図 14 には, $V_G = -0.27$ V および -0.1 V における, 分極電荷密度分布とポテンシャル分布とを示す. 図 13, 14 より, ナノワイヤのような極微細デバイスを高精度でシミュレーションするためには, 価電子帯の分極の効果を含めた計算が必要であることが分かる.

6. 今年度の進捗状況と今後の展望

平成 27 年度に SX-ACE に移植したシミュレータを用いて, 直径 10 nm を越えるようなシリコンナノワイヤトランジスタの大規模量子輸送シミュレーションを行うことを目的として研究を行った.

中間報告までに, ナノワイヤ直径 5 nm までシミュレーションを行った. 中間報告以降, 目標である 10 nm 直径を目指して, さらに大きな直径のシリコンナノワイヤトランジスタのシミュレーションを行う予定であったが, 計算機資源を使い切ってしまう, シミュレーションを行うことができなかった.

東京大学押山研究室が開発した実空間 DFT (RSDFT) プログラムと非平衡グリーン関数法 (NEGF) プログラムとを連成させ, シリコンおよび化合物半導体ナノワイヤトランジスタの弾道輸送特性を計算することを目的とした研究も合わせて行った.

中間報告までに, RSDFT-NEGF デバイスシミュレータのプロトタイプが完成し, 動作確認をした. その後, 誘電環境まで含めた完全 RSDFT-NEGF デバイスシミュレータのプロトタイプを開発した. 現在の完全 RSDFT-NEGF プログラムは, チャンネル領域を, 等価モデルを用いて記述している. 今後, 界面ラフネスなどの効果を取り入れるため

に, チャンネル領域は RSDFT ハミルトニアンを用いて記述したシミュレータを開発する. また, 本年度は, シリコンナノワイヤトランジスタのシミュレーションのみしか行えなかったが, 今後, 化合物半導体をチャンネルに有するトランジスタのシミュレーションにも取り組む予定である.

7. 研究成果リスト

(1) 学術論文

1. G. Mil'nikov and N. Mori, "Random phonon model of dissipative electron transport in nanowire MOSFETs," *Journal of Computational Electronics*, Vol. 15, pp. 1179-1191 (2016). DOI: 10.1007/s10825-016-0865-7.

(2) 国際会議プロシーディングス

(3) 会議発表(口頭, ポスター等)

1. N. Mori, G. Mil'nikov, J. Iwata, and A. Oshiyama, "R-matrix theory and real space DFT simulation of Si nanowire transistors," *The 18th International Symposium on the Physics of Semi-conductors and Applications*, July 3-7, 2016, Jeju, Korea. [招待講演]
2. N. Mori, "Recent progress in NEGF simulation of electron and phonon transport in nano-devices," *Short Course, 2016 International Conference on Solid State Devices and Materials*, September 26, 2016, Tsukuba, Japan.
3. G. Mil'nikov, "R-matrix and basis representation in quantum transport simulations," *International Workshop on Massively Parallel Programming for Quantum Chemistry and Physics 2017*, January 9, 2016, Kobe, Japan.
4. G. Mil'nikov, N. Mori, J. Iwata, and A. Oshiyama, "Equivalent model representation in first-principle transport simulations of

nanowire MOSFETs,” The International Workshop on Computational Nanotechnology, June 5-9, 2017, Windermere, UK

5. 鍾 菁廣, 小田中紳二, “不完全 HV 分解を伴った CG 法の並列計算”, 日本応用数理学会 2016 年度年会, pp. 238-239, 2016 年 9 月 12 日, 北九州国際会議場, 福岡.
6. 森 伸也, “新材料半導体電子デバイス”, 第 306 回電気材料技術懇談会, 2016 年 11 月 4 日, 大阪大学中之島センター, 大阪.
7. 森 伸也, 美里劫 夏南, 岩田 潤一, 押山 淳, “非平衡グリーン関数法と第一原理 RSDFT 法によるナノワイヤトランジスタのデバイスシミュレーション”, 新機能デバイス・高性能材料のための産官学連携フォーラム 第 2 回会合, 2016 年 11 月 14 日, 東京大学本郷キャンパス, 東京.

(4) その他 (特許, プレス発表, 著書等)